

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-039745

(43)Date of publication of application : 06.02.2002

(51)Int.Cl.

G01B 21/30
G01B 11/30
G01B 21/00
H01L 21/66
// G01N 21/84

(21)Application number : 2000-228259

(71)Applicant : MITSUBISHI MATERIALS SILICON CORP

(22)Date of filing : 28.07.2000

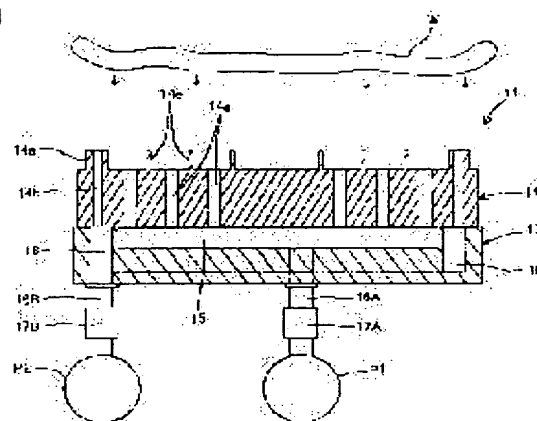
(72)Inventor : KAWAI SHINICHI

(54) METHOD AND DEVICE FOR INSPECTING WAFER SHAPE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a method and a device for wafer shape inspection which quantitatively evaluate the shape of a semiconductor wafer in three dimensions with high inspection precision.

SOLUTION: The outer peripheral part of a silicon wafer W is sucked by a 2nd vacuum pump P2 to the stage surface of a vacuum chuck disk 11 and the silicon wafer W is temporarily fixed. Then fine unevenness appearing on the surface of the silicon wafer W, the wafer outer peripheral part shape, etc., are inspected. Thus, the wafer W is inspected while temporarily fixed to the stage surface, so the inspection is hardly affected by vibration propagated from the wafer shape inspecting device and the wafer W can be inspected in a free posture. Consequently, the shape of the wafer W can quantitatively be evaluated in three dimensions with high inspection precision. Further, the ordinary inspection of a wafer reverse surface standard can be performed.



LEGAL STATUS

[Date of request for examination]

03.07.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3713571

[Date of registration]

02.09.2005

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The wafer configuration inspection approach equipped with the process which carries out vacuum adsorption of the periphery section of a semiconductor wafer in the stage side of a chuck, and carries out configuration inspection of this semiconductor wafer, and the process which carries out vacuum adsorption of the center section of the semiconductor wafer in the stage side of said chuck, and carries out configuration inspection of this semiconductor wafer on wafer one side criteria.

[Claim 2] Wafer configuration test equipment equipped with a periphery section adsorption means carry out vacuum adsorption of the periphery section of the chuck which has the stage side where vacuum adsorption of the semiconductor wafer is carried out, and the semiconductor wafer with which it was laid in said stage side, and hold this semiconductor wafer to a stage side, the center-section adsorption means which carries out vacuum adsorption of the center section of the semiconductor wafer with which it was laid in said stage side in this stage side, and an inspection means inspect the configuration of a semiconductor wafer.

[Claim 3] Wafer configuration test equipment according to claim 2 which has the image pick-up section which changes into incorporation the light in which said inspection means was brought together with the light source of the light irradiated by the semiconductor wafer, the condenser lens which collects the light reflected from the semiconductor wafer, and this condenser lens, and changes it into a picture signal, and the image-analysis section which carries out image analysis of the picture signal from this image pick-up section.

[Translation done.]

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the wafer configuration inspection approach and its equipment, the wafer configuration inspection approach that carries out quantum evaluation of the configuration (the minute irregularity on the front face of a wafer and a wafer periphery section configuration are included) of a semiconductor wafer in three dimensions in detail, and its equipment.

[0002]

[Description of the Prior Art] Conventionally, the inspection method by the electrostatic-capacity sensor and the inspection method using a laser light source are learned as the inspection approach of the display flatness of the front face of a semiconductor wafer, and the curvature of a wafer. These are inspection on the basis of a wafer side, it is in the condition which carried out vacuum adsorption of the rear face of a semiconductor wafer, and the inspection and evaluation are carried out to the stage side of a chuck.

[0003] By the way, corresponding to a next-generation device process, the degree of the minute irregularity which exists on the surface of a semiconductor wafer, and the periphery section configuration of a semiconductor wafer have been becoming an issue today. Minute irregularity is generated by nano topography. Nano topography is the period of about 20mm and the wave of about 10nm of height numbers which are produced to wafer table flesh-side both sides with the air bubbles generated at the etching process at the time of wafer manufacture. The abnormalities of a wafer periphery section configuration are caused by the curvature (warp) of a semiconductor wafer etc. At the time of inspection of such minute irregularity and a wafer periphery section configuration, it holds with the free posture in which deformation according a semiconductor wafer to vacuum adsorption is not probably caused to the stage side of a chuck. Then, with this condition maintained, using equipment similar to magic mirror test equipment or this, this minute irregularity is inspected or a wafer periphery section configuration is inspected. In addition, magic mirror test equipment here is equipment which irradiates light at a semiconductor wafer, regards the reflected light as superficial (two-dimensional) light-and-darkness distribution to an observation side, and inspects it to it.

[0004]

[Problem(s) to be Solved by the Invention] However, according to such a conventional technique, inspection of the minute irregularity of the front face of a semiconductor wafer and a wafer periphery section configuration was conducted by equipment similar to magic mirror test equipment or it. Therefore, this inspection is conducted considering the superficial image projected on the observation side as checking data. therefore, description ---like -- it is -- only the inspection result which lacks in concreteness was obtained. And the wafer at the time of inspection serves as a free posture laid in the stage side in this way. For this reason, it was easy to move the semiconductor wafer on a stage side by slight vibration of **** test equipment etc., for example. Consequently, there was a trouble that inspection precision will fall.

[0005]

[Objects of the Invention] Then, this invention is a high inspection precision and sets it as that purpose to offer the wafer configuration inspection approach which can carry out quantum evaluation of the configuration of a semiconductor wafer in three dimensions, and its equipment.

Moreover, this invention sets it as that purpose to use one set of test equipment and to offer the wafer configuration inspection approach that the inspection of a wafer configuration and the inspection of wafer one side criteria by the wafer tacking posture can be conducted, and its equipment.

[0006]

[Means for Solving the Problem] Invention indicated to claim 1 is the wafer configuration inspection approach equipped with the process which carries out vacuum adsorption of the periphery section of a semiconductor wafer in the stage side of a chuck, and carries out configuration inspection of this semiconductor wafer, and the process which carries out vacuum adsorption of the center section of the semiconductor wafer in the stage side of said chuck, and carries out configuration inspection of this semiconductor wafer on wafer one side criteria. A chuck here means the stage in which vacuum adsorption is possible for a semiconductor wafer in a stage side with negative pressure. The configuration of this chuck, magnitude, etc. are not limited. For example, these chucks and semiconductor wafers may be the same diameters, and a minor diameter or a major diameter stage is more sufficient as them than this semiconductor wafer. The class of semiconductor wafer is not limited. For example, a silicon wafer, a gallium arsenide wafer, etc. are mentioned.

[0007] A wafer front face is sufficient as the field of the semiconductor wafer by which vacuum adsorption is carried out in a chuck, and a wafer side is sufficient as it. However, it is usually the rear face of a wafer. The negative pressure at the time of carrying out vacuum adsorption of the semiconductor wafer with a free posture in a stage side (it being hereafter called eye tacking) is not limited. However, 2-20Pa is usually 5-10Pa preferably. At this tacking time, vacuum adsorption of the part of the wafer periphery section for every predetermined include angle which goes to the wafer hoop direction centering on a wafer center position may be carried out in spot. Moreover, vacuum adsorption of the part of the wafer periphery section in alignment with the virtual circle centering on a wafer center position may be carried out. It is more desirable to make the range of 2-10mm into the adsorption range toward a wafer core from a wafer rim at this tacking time.

[0008] Thus, it is tacking carried out in the condition near the free posture in which a semiconductor wafer is hardly bound to a stage side at the adsorption power of this chuck by carrying out vacuum adsorption of the periphery section of a semiconductor wafer in a stage side. If it carries out like this, configuration inspection of a semiconductor wafer can be conducted without hardly being influenced of vibration of a chuck etc. In addition, configuration inspection of a semiconductor wafer here means the display flatness inspection for example, on the front face of a wafer, warp inspection which measures the curvature of a wafer, inspection which measures the minute irregularity on the front face of a wafer, inspection of the periphery section configuration of a wafer, etc. Among these, as what inspects a wafer in the tacking condition, minute irregularity inspection and wafer periphery section configuration inspection are mentioned. Of course, it is not limited to these. Moreover, the test equipment of wafer configuration checking is not limited, either. For example, the test equipment possessing the light source of claim 3, a condenser lens, the image pick-up section, and the image-analysis section etc. is mentioned.

[0009] Invention according to claim 2 is wafer configuration test equipment equipped with a periphery section adsorption means carry out vacuum adsorption of the periphery section of the chuck which has the stage side where vacuum adsorption of the semiconductor wafer is carried out, and the semiconductor wafer with which it was laid in said stage side, and hold this semiconductor wafer to a stage side, the center-section adsorption means which carry out vacuum adsorption of the center section of the semiconductor wafer with which it was laid in said stage side in this stage side, and an inspection means inspect the configuration of a semiconductor wafer. Various kinds of negative pressure generators are employable as a center-section adsorption means and a periphery section adsorption means. These center-section adsorption means and a periphery section adsorption means may possess a respectively separate negative pressure generator. Moreover, one set of a negative pressure generator may be made to serve a double purpose. In combination, generally a diverter valve is operated, vacuum adsorption of the center section of the wafer will be carried out, or vacuum adsorption of the periphery section of a wafer will be carried out. Moreover, as an inspection means, it can be used, for example according to inspection items, such as minute irregularity inspection on the front face of a wafer, choosing from various test equipment.

[0010] Invention according to claim 3 is wafer configuration test equipment according to claim 2

which has the image pick-up section which changes into incorporation the light in which said inspection means was brought together with the light source of the light irradiated by the semiconductor wafer, the condenser lens which collects the light reflected from the semiconductor wafer, and this condenser lens, and changes it into a picture signal, and the image-analysis section which carries out image analysis of the picture signal from this image pick-up section. The class of light source is not limited. For example, a fluorescent lamp etc. is mentioned. A convex lens etc. is employable as a condenser lens. The class of image pick-up section is not limited, either. For example, a camera with solid-state image sensors, such as CCD series and MOS image sensors, is employable. Moreover, a personal computer is employable as the image-analysis section. A three dimensions wafer image is obtained simply and this image pick-up section has the desirable direction arranged to the side of a semiconductor wafer.

[0011]

[Function] According to invention of claim 1 and claim 2, vacuum adsorption of the periphery section of a semiconductor wafer is carried out, and it carries out [tacking] of the wafer to the stage side of a chuck. Then, configuration inspection of a wafer, inspection of the minute irregularity which specifically appeared on the surface of the wafer, inspection of a wafer periphery section configuration, etc. are conducted. Thus, since a semiconductor wafer is tacking made into a stage side and is inspected to it, a wafer can be inspected in the condition near a free posture, without hardly being influenced of vibration transmitted from a chuck. Thereby, quantum evaluation of the configuration of a semiconductor wafer can be carried out in three dimensions in a high inspection precision. Moreover, at the time of inspection of wafer one side criteria, vacuum adsorption of the center section of the semiconductor wafer is carried out first in a stage side. Thereby, whole one side of an abbreviation semiconductor wafer sticks to a chuck. Then, this condition is maintained and configuration inspection of wafer one side criteria (usually back side reference), for example, the display flatness inspection on the front face of a wafer, warp inspection, etc. are conducted with an inspection means.

[0012] Especially, in invention of claim 2, since the center-section adsorption means and periphery section adsorption means which consider as the means which carries out vacuum adsorption of the semiconductor wafer in this way, and carry out vacuum adsorption of the semiconductor wafer partially were adopted, inspection of the usual wafer side criteria and inspection in the wafer tacking condition that it can respond to a next-generation device process can be conducted by one set of configuration test equipment. Consequently, reduction of facility cost and compaction of inspection time amount can be aimed at.

[0013] Moreover, according to invention of claim 3, the light reflected in the semiconductor wafer is condensed with a condenser lens, it is crowded for the image pick-up section, it is changed into a picture signal, and image analysis of this is carried out by the image-analysis section after that. Quantum evaluation of the configuration of a semiconductor wafer can be carried out in three dimensions in a thereby still higher inspection precision.

[0014]

[Embodiment of the Invention] Hereafter, the wafer configuration inspection approach concerning the example of this invention and its equipment are explained. First, the 1st example is explained. Drawing 1 is outline drawing of longitudinal section of the chuck of the wafer configuration test equipment concerning the 1st example of this invention. Drawing 2 is the general drawing of the wafer configuration test equipment concerning the 1st example of this invention. Drawing 3 is the outline top view of the chuck of the wafer configuration test equipment concerning the 1st example of this invention. Drawing 4 (a) is the perspective view of the three-dimensions-semiconductor wafer obtained by tacking inspection concerning the 1st example of this invention. Drawing 4 (b) is an important section expanded sectional view under tacking inspection concerning the 1st example of this invention. Drawing 4 (c) is the perspective view of the three-dimensions-semiconductor wafer obtained by back side reference inspection concerning the 1st example of this invention. Drawing 4 (d) is the important section expanded sectional view of the semiconductor wafer under back side reference inspection concerning the 1st example of this invention.

[0015] In drawing 2, 10 is wafer configuration test equipment concerning the 1st example of this invention. This wafer configuration test equipment 10 The vacuum chuck plate 11 which mainly has

the stage side where vacuum adsorption of the silicon wafer (semiconductor wafer) W is carried out (chuck). The 1st vacuum pump P1 which carries out vacuum adsorption of the center section of the silicon wafer W laid on this vacuum chuck plate 11 in a stage side (center-section adsorption means), Vacuum adsorption of the periphery section of the silicon wafer W laid in this stage side was carried out, and it has the 2nd vacuum pump (periphery section adsorption means) P2 which holds the silicon wafer W on a stage side, and an inspection means 12 to inspect the configuration of the silicon wafer W. Hereafter, these constructs are explained to a detail.

[0016] as shown in drawing 1 and drawing 3, plane view of the vacuum chuck plate 11 was carried out, and it mainly fixed on the circular base plate 13 and this base plate 13 -- similarly plane view is carried out and it has the circular fixing disc 14. in addition, both the plates 13 and 14 -- abbreviation -- it has the same radius. Plane view is carried out to the whole region except the periphery section of the top face of the base plate 13, and the circular crevice is formed in it. This crevice is divided between the inferior surfaces of tongue of a fixing disc 14, and serves as the circular negative pressure port 15. This circular negative pressure port 15 is opened for free passage with the 1st vacuum pump P1 through communicating tube 16A. Regulator 17A is connected in the middle of communicating tube 16A.

[0017] Moreover, the annular deep groove is engraved on the periphery section of the top face of this base plate 13. This deep groove is divided between the inferior surfaces of tongue of a fixing disc 14, and serves as the annular negative pressure port 18. The annular negative pressure port 18 is opened for free passage with the 2nd vacuum pump P2 through communicating tube 16B. Regulator 17B is connected in the middle of communicating tube 16B. Said fixing disc 14 is a heavy-gage and porous disk made from a ceramic. Annular periphery frame 14a protrudes on the periphery section of the top face of this fixing disc 14. Vertical both sides are penetrated to this periphery frame 14a, and the annular negative pressure port 18 and annular periphery suction hole 14b which was open for free passage are drilled. Along with the virtual concentric circle which is three from which the radius which made the fixing disc 14 and the core the same differs, thin three annular housing 14c which supports the silicon wafer W from a lower part protrudes on the top face of a fixing disc 14. Moreover, each annular housing 14c and periphery frame 14a are connected in one by 14d of cross-joint housings which carry out plane view and have a cross-joint configuration. Furthermore, between each annular housing 14c of this fixing disc 14, and between annular housing 14c of the outermost periphery, and periphery frame 14a, vertical both sides of a fixing disc 14 are penetrated, and many central suction hole 14e is drilled. In addition, step is kept with the height with 14 respectively samed of periphery frame 14a of these, annular housing 14c, and cross-joint housings. The horizontal plane containing these frames [14a, 14c, and 14d] upper limit is the stage side of the vacuum chuck plate 11.

[0018] Next, said inspection means 12 is explained to a detail with reference to drawing 2. It has the image-analysis section (not shown) built in CCD camera (image pick-up section) 21 which this inspection means 12 changes into incorporation the light collected with the light source 19 of the light irradiated by the silicon wafer W, the condenser lens 20 of the convex configuration which collects the light reflected from the silicon wafer W, and this condenser lens 20 as shown in drawing 2, and changes it into a picture signal, and the personal computer 22 which carries out image analysis of the picture signal from this CCD camera 21. In addition, the light source 19 is arranged right above [of the silicon wafer W by which vacuum adsorption was carried out / abbreviation] at the vacuum chuck plate 11. Moreover, CCD camera 21 is arranged in the flank upper part of the silicon wafer W. It is easy to obtain a three-dimensional image by photoing the silicon wafer W from the slanting upper part.

[0019] Next, with reference to drawing 4, the configuration inspection approach of the silicon wafer W using this wafer configuration test equipment 10 is explained. First, the inspection approach of the minute irregularity on the front face of a wafer and a wafer periphery section configuration is explained. As shown in drawing 4 (b), vacuum adsorption of the periphery section of the silicon wafer W is carried out, and it carries out [tacking] of this to the stage side of the vacuum chuck plate 11. Specifically the 2nd vacuum pump P2 is operated, the annular negative pressure port 18 negative-pressure-izes, this lets annular periphery suction hole 14b pass, and vacuum adsorption only of the periphery section of the silicon wafer W is carried out in a stage side. The silicon wafer W is

held in the condition near a free posture by eye tacking in the stage side of a fixing disc 14.
[0020] Next, this condition is held and the light from the light source 19 is irradiated on the front face of the silicon wafer W. It is condensed with a condenser lens 20 and the reflected light is crowded for CCD camera 21 arranged in the slanting upper part of the silicon wafer W. Then, light is changed into a picture signal inside CCD camera 21, and image analysis of the picture signal is carried out by the image-analysis section built in the personal computer 22. Consequently, the contour-line image of this wafer W with which the wafer periphery section as shown in drawing 4 (a) curved in the wafer front-face side is obtained. Then, based on this image, inspection of the minute irregularity of the front face of the silicon wafer W and inspection of a wafer periphery section configuration are conducted.

[0021] Next, the configuration inspection on the basis of the rear face of the silicon wafer W is explained. This inspection is carried out to a stage side by carrying out vacuum adsorption of the center section of the silicon wafer W. Actuation of the 2nd vacuum pump P2 is suspended first, and, specifically, the 1st vacuum pump P1 is operated. By actuation of this pump P1, the circular negative pressure port 15 negative-pressure-izes, and each clearance between [of three] annular housing 14c and the clearance between annular housing 14c of the outermost periphery and periphery frame 14a negative-pressure-ize through many central suction hole 14e, respectively. With the negative pressure, the whole rear face of the abbreviation silicon wafer W sticks to the vacuum chuck plate 11 (drawing 4 (d)). And this condition is maintained and the contour-line image of the silicon wafer W of wafer side criteria with a flat wafer front face is obtained with the inspection means 12 (drawing 4 (c)). Then, based on this image, configuration inspection of wafer side criteria, for example, inspection of the display flatness on the front face of a wafer, inspection of a warp, etc., is conducted.

[0022] Thus, since the silicon wafer W is tacking made into a stage side and is inspected to it, the motion on the stage side of the silicon wafer W by various vibration transmitted from the vacuum chuck plate 11 can be regulated, and configuration inspection of the silicon wafer W can be carried out in the condition near a free posture. For this reason, compared with a superficial inspection which adopted the conventional Makyo method etc., quantum evaluation of the minute irregularity on these front faces of a wafer and the wafer periphery section configuration can be carried out in three dimensions in a high inspection precision. Moreover, since the 1st vacuum pump P1 which carries out vacuum adsorption of the wafer center section, and the 2nd vacuum pump P2 which carries out vacuum adsorption of the wafer periphery section are carried in wafer configuration test equipment 10, inspection of the usual wafer side criteria and inspection in the wafer tacking condition that it can respond to a next-generation device process can be conducted by one set of wafer configuration test equipment 10. Thereby, reduction of facility cost and compaction of inspection time amount can be aimed at. Furthermore, the light reflected in the silicon wafer W in this way is condensed with a condenser lens 20, and since it was made to carry out image analysis by the image-analysis section of a personal computer 22 after being crowded for CCD camera 21 and changing this into a picture signal, quantum evaluation of the configuration of the silicon wafer W can be carried out in three dimensions in a still higher inspection precision.

[0023] Next, based on drawing 5 and drawing 6 , the wafer configuration inspection approach concerning the 2nd example of this invention and its equipment are explained. Drawing 5 is the outline top view of the chuck of the wafer configuration test equipment concerning the 2nd example of this invention. Drawing 6 (a) is an important section expanded sectional view under tacking inspection concerning the 2nd example of this invention. Drawing 6 (b) is the important section expanded sectional view of the semiconductor wafer under back side reference inspection concerning the 2nd example of this invention. As shown in drawing 5 and drawing 6 , the wafer configuration test equipment 30 concerning this 2nd example is the example which adopted vacuum chuck plate 11A which has different wafer adsorption structure in the vacuum chuck plate 11 of the 1st example.

[0024] That is, as shown in drawing 5 , the features of the wafer configuration test equipment 30 of this 2nd example are the points of having made wafer support pin 14f of the a large number book which supports the silicon wafer W from a rear-face side scattered [on the top face of fixing disc 14A] instead of annular housing 14c of the 1st example, and 14d of cross-joint housings as fixing

disc 14A. The silicon wafer W is supported by these wafer support pin 14f from a lower part at the time of inspection by wafer side criteria. Since other configurations, an operation, and effectiveness are the range which can be guessed from the 1st example, they omit explanation.

[0025] Next, based on drawing 7 and drawing 8, the wafer configuration inspection approach concerning the 3rd example of this invention and its equipment are explained. Drawing 7 is outline drawing of longitudinal section of the chuck of the wafer configuration test equipment concerning the 3rd example of this invention. Drawing 8 is the outline top view of the chuck of the wafer configuration test equipment concerning the 3rd example of this invention. As shown in drawing 7 and drawing 8, the wafer configuration test equipment 40 concerning this 3rd example is the example which adopted vacuum chuck plate 11B which has different wafer adsorption structure in the vacuum chuck plate 11 of the 1st example and the 2nd example. Hereafter, the features of the structure of this vacuum chuck plate 11B are explained. Three deep grooves are engraved every 120 degrees, and these deep grooves are divided between the inferior surfaces of tongue of fixing disc 14B by the periphery section of the top face of base plate 13A, and are set to three hole-like negative pressure port 18A at it. Each hole-like negative pressure port 18A is opened for free passage by V character free passage way 18B which carried out plane view and has been arranged V characters. And each hole-like negative pressure port 18A is opened for free passage with the 2nd vacuum pump P2 through communicating tube 16B.

[0026] 14g of rim frames is attached around the rim of the top face of fixing disc 14B. Throughout the abbreviation for the top face of fixing disc 14B, wafer support pin 14h of the a large number book which supports the silicon wafer W from a rear-face side is scattered on the top face of fixing disc 14B. In addition, compared with wafer support pin 14f of the 2nd example, the point is roundish these wafer support pin 14h. Moreover, right above said each hole-like negative pressure port 18A, adsorption projection 14i of the shape of three cylindrical shape protrudes on the periphery section of the top face of fixing disc 14B. Vertical both sides are penetrated in each adsorption projection 14i, and hole-like negative pressure port 18A and suction hole 14j which was open for free passage are drilled in it. Adsorption support is carried out on the three top face of adsorption projection 14i where triangular arrangement of the silicon wafer W was carried out by operating the 2nd vacuum pump P2 through hole-like negative pressure port 18A and suction hole 14j at the wafer tacking time. Thus, the silicon wafer W can be more free held in the near condition by supporting the three wafer periphery sections from a rear-face side. Consequently, the precision of wafer configuration inspection can be raised further. Since other configurations, an operation, and effectiveness are the range which can be guessed from the 1st example, they omit explanation.

[0027] Here, based on drawing 9, the wafer inspection image according to the inspection approach acquired by the wafer configuration inspection approach of this invention and the conventional wafer configuration inspection approach is compared. Drawing 9 is a correlation table according to the inspection approach of the wafer inspection image obtained by this inventing method and conventional method. As a conventional method, the magic mirror inspection by the wafer test equipment (YIS-200SP) by the Yamashita electrical company, the nano topography inspection by the wafer test equipment (trade name ADE WIS-CR83 SQM) by S-Tec Co., Ltd., and the warp inspection by the wafer test equipment (trade name ADE 9900) by S-Tec Co., Ltd. are adopted. Among these, wafer configuration inspection with a near posture followed magic mirror inspection, nano topography inspection, and inspection of this invention free. Moreover, configuration inspection of wafer side criteria followed magic mirror inspection, warp inspection, and inspection of this invention. In addition, the inspection by this invention is ADE. WIS-CR83 It considers as the display flatness inspection on the front face of a wafer and the inspection of equivalent level by SQM. By each conventional inspection approach, inspection of this invention was able to carry out quantum evaluation of the wafer in three dimensions with a high inspection precision to having been a superficial qualitative inspection so that clearly from the table of drawing 9.

[0028]

[Effect of the Invention] According to invention of claim 1 and claim 2, since it does [tacking] of the semiconductor wafer to the stage side of a chuck in this way, configuration inspection of the semiconductor wafer can be carried out in the condition near a free posture. Consequently, quantum evaluation of the configuration of a semiconductor wafer can be carried out in three dimensions in a

high inspection precision. and it can be alike as usual and various kinds of configuration inspection on the basis of one side (rear face) of a semiconductor wafer can also be conducted. Among these, according to invention of claim 2, one set of configuration test equipment can be used, and inspection of the usual wafer one side criteria and inspection in the wafer tacking condition that it can respond to a next-generation device process can be conducted. Consequently, reduction of facility cost and compaction of inspection time amount can be aimed at.

[0029] Since the equipment of carrying out image analysis of this by the image-analysis section was especially adopted as an inspection means according to invention of claim 3 after having condensed the light reflected in the semiconductor wafer with the condenser lens, being crowded for the image pick-up section and changing it into a picture signal, quantum evaluation of the configuration of a semiconductor wafer can be carried out in three dimensions in a higher inspection precision.

[Translation done.]

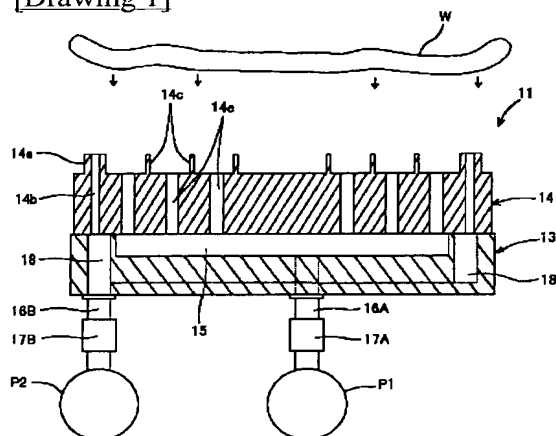
* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

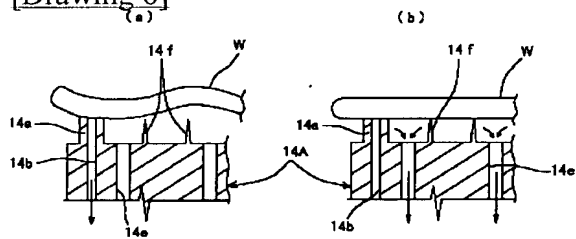
- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.*** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DRAWINGS

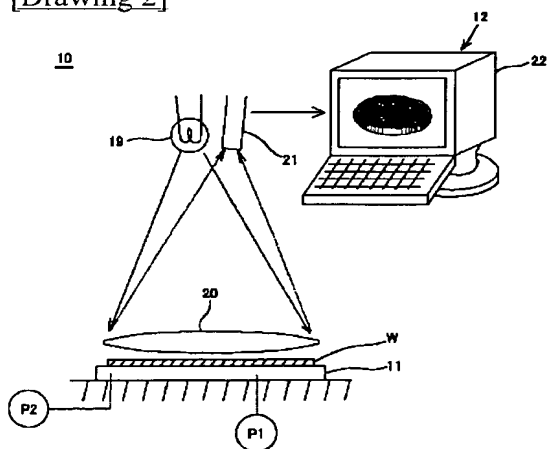
[Drawing 1]



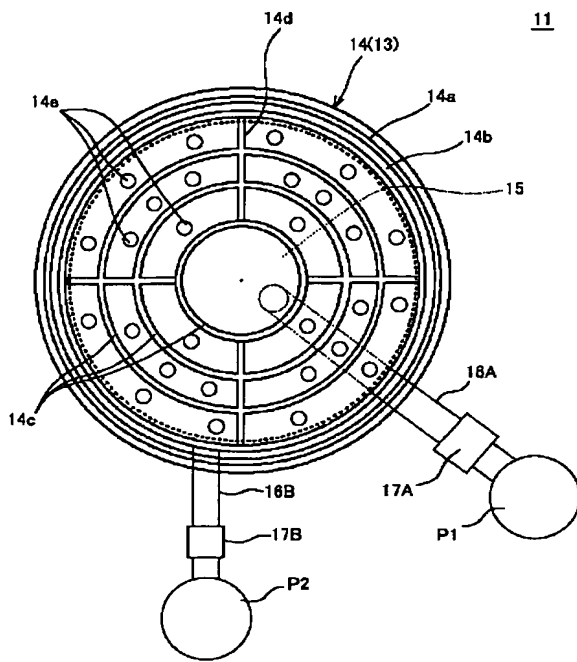
[Drawing 6]



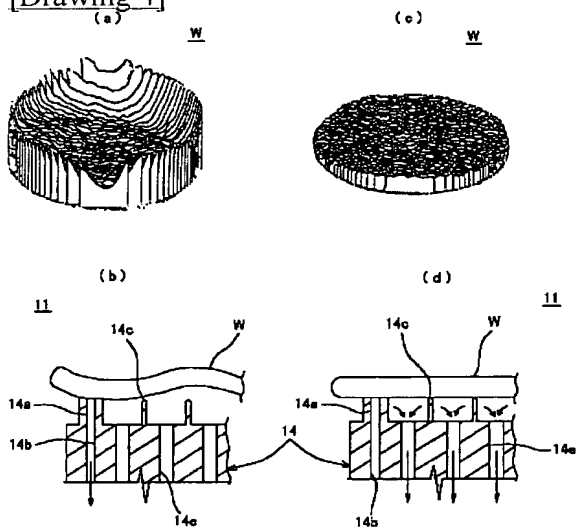
[Drawing 2]



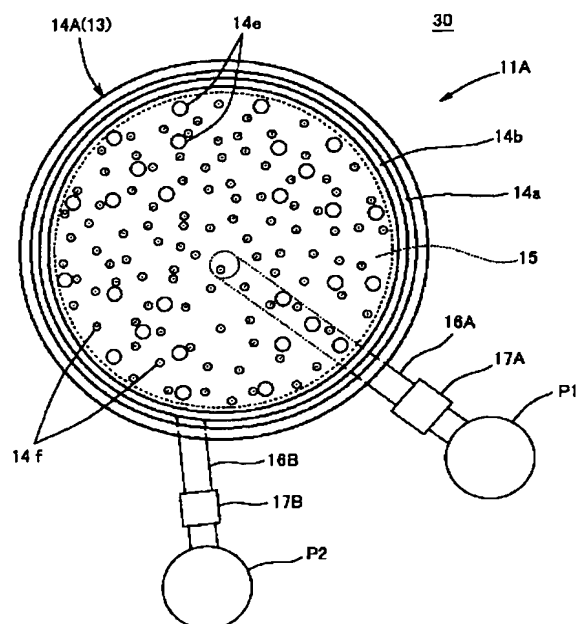
[Drawing 3]



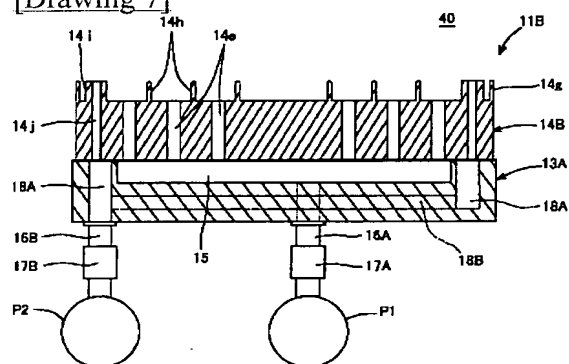
[Drawing 4]



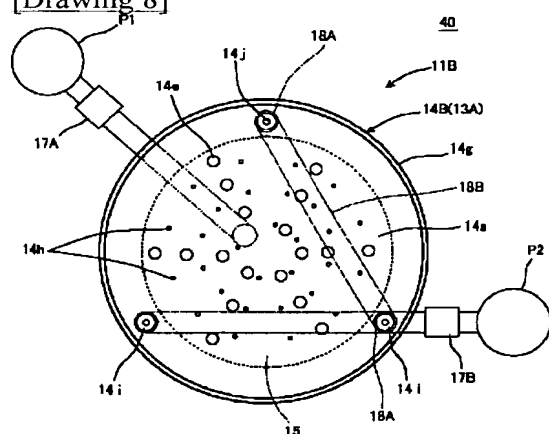
[Drawing 5]



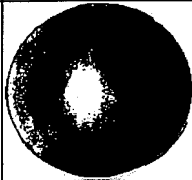

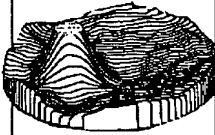
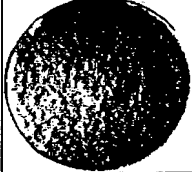
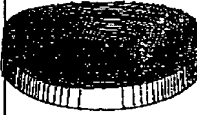
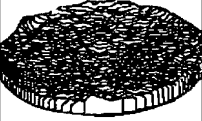
[Drawing 7]



[Drawing 8]



[Drawing 9]

	真鍮検査	Nanotopology検査 ADE WS-GR83 SQM	ワーブ検査 ADE9900	本発明
フリーな姿勢の形状				
裏面基準の形状				 (ADE平坦度測定と同等レベル)

[Translation done.]

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号
特開2002-39745
(P2002-39745A)

(43)公開日 平成14年2月6日(2002.2.6)

(51)Int.Cl. ⁷	識別記号	F I	テームコード*(参考)
G 0 1 B 21/30	1 0 1	G 0 1 B 21/30	1 0 1 F 2 F 0 6 5
11/30	1 0 1	11/30	1 0 1 A 2 F 0 6 9
21/00		21/00	L 2 G 0 5 1
H 0 1 L 21/66		H 0 1 L 21/66	J 4 M 1 0 6
// G 0 1 N 21/84		G 0 1 N 21/84	C
審査請求 未請求 請求項の数 3 O L (全 8 頁)			

(21)出願番号 特願2000-228259(P2000-228259)

(22)出願日 平成12年7月28日(2000.7.28)

(71)出願人 000228925

三菱マテリアルシリコン株式会社
東京都千代田区大手町一丁目5番1号

(72)発明者 河井 慎一

東京都千代田区大手町1丁目5番1号 三
菱マテリアルシリコン株式会社内

(74)代理人 100094215

弁理士 安倍 逸郎

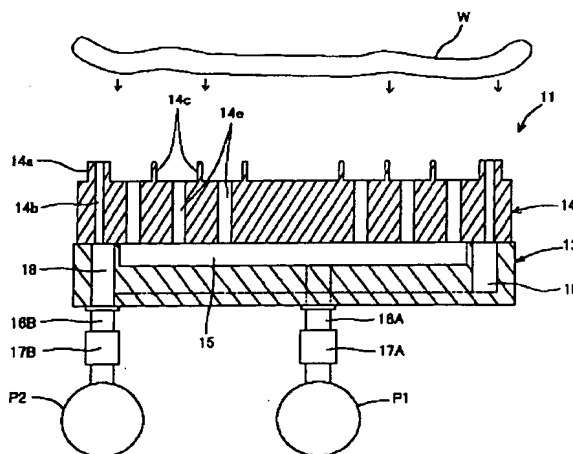
最終頁に続く

(54)【発明の名称】 ウェーハ形状検査方法およびその装置

(57)【要約】

【課題】 高い検査精度で、半導体ウェーハの形状を三次元的に定量評価するウェーハ形状検査方法およびその装置を提供する。

【解決手段】 真空チャック盤11のステージ面にシリコンウェーハWの外周部を第2の真空ポンプP2によって吸着して、シリコンウェーハWを仮止める。その後、シリコンウェーハWの表面に現出された微小凹凸の検査、ウェーハ外周部形状の検査などを行う。このように、ウェーハWをステージ面に仮止めした状態で検査するため、ウェーハ形状検査装置10から伝わってくる振動の影響をほとんど受けず、ウェーハWをフリーな姿勢のまま検査できる。その結果、高い検査精度で、ウェーハWの形状を三次元的に定量評価できる。なお、通常のウェーハ裏面基準の検査も行える。



【特許請求の範囲】

【請求項1】 吸着ステージのステージ面に半導体ウェーハの外周部を真空吸着して、この半導体ウェーハを形状検査する工程と、

前記吸着ステージのステージ面に半導体ウェーハの中央部を真空吸着して、この半導体ウェーハをウェーハ片面基準で形状検査する工程とを備えたウェーハ形状検査方法。

【請求項2】 半導体ウェーハが真空吸着されるステージ面を有する吸着ステージと、

前記ステージ面に載置された半導体ウェーハの外周部を真空吸着して、この半導体ウェーハをステージ面に保持する外周部吸着手段と、

前記ステージ面に載置された半導体ウェーハの中央部を、このステージ面に真空吸着する中央部吸着手段と、半導体ウェーハの形状を検査する検査手段とを備えたウェーハ形状検査装置。

【請求項3】 前記検査手段が、半導体ウェーハに照射される光の光源と、半導体ウェーハから反射した光を集める集光レンズと、該集光レンズによって集められた光をとりこみ、それを画像信号に変換する撮像部と、該撮像部からの画像信号を画像解析する画像解析部とを有している請求項2に記載のウェーハ形状検査装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明はウェーハ形状検査方法およびその装置、詳しくは半導体ウェーハの形状（ウェーハ表面の微小凹凸、ウェーハ外周部形状を含む）を三次元的に定量評価するウェーハ形状検査方法およびその装置に関する。

【0002】

【従来の技術】従来、半導体ウェーハの表面の平坦度およびウェーハの反りの検査方法として、静電容量センサによる検査方式と、レーザ光源を用いた検査方式とが知られている。これらはウェーハ裏面を基準にした検査で、吸着ステージのステージ面に半導体ウェーハの裏面を真空吸着した状態で、その検査、評価が行われる。

【0003】ところで、今日、次世代デバイスプロセスに対応して、半導体ウェーハの表面に存在する微小凹凸の度合い、半導体ウェーハの外周部形状が問題化してきている。微小凹凸はナノトポグラフィにより発生する。ナノトポグラフィとは、ウェーハ製造時のエッチング工程で発生した気泡によってウェーハ表裏両面に生じる周期20mmくらい、高さ数十nmくらいのうねりである。ウェーハ外周部形状の異常は、半導体ウェーハの反り（ワープ）などにより発生する。これらの微小凹凸およびウェーハ外周部形状の検査時には、まず吸着ステージのステージ面に半導体ウェーハを真空吸着による変形を起こしていないフリーな姿勢で保持する。その後、こ

の状態を維持したまま、魔鏡検査装置またはこれに類似した装置を使ってこの微小凹凸の検査を行ったり、ウェーハ外周部形状の検査を行ったりする。なお、ここでいう魔鏡検査装置とは、光を半導体ウェーハに照射し、その反射光を観察面に平面的（二次元的）な明暗分布としてとらえて検査する装置である。

【0004】

【発明が解決しようとする課題】しかしながら、このような従来技術によれば、半導体ウェーハの表面の微小凹凸およびウェーハ外周部形状の検査は、魔鏡検査装置またはそれに類似した装置によって行われていた。したがって、この検査は観察面に投影された平面的な画像を検査用のデータとして行われる。そのため、性的に欠ける検査結果しか得られなかった。しかも、このように検査時のウェーハは、ステージ面に載置されただけのフリーな姿勢となっている。このため、例えば魔鏡検査装置のわずかな振動などによって、ステージ面上の半導体ウェーハが動きやすかった。その結果、検査精度が低下してしまうという問題点があった。

【0005】

【発明の目的】そこで、この発明は、高い検査精度で、半導体ウェーハの形状を三次元的に定量評価することができ、ウェーハ形状検査方法およびその装置を提供することを、その目的としている。また、この発明は、1台の検査装置を使用して、ウェーハ仮止め姿勢によるウェーハ形状の検査とウェーハ片面基準の検査とを行うことができるウェーハ形状検査方法およびその装置を提供することを、その目的としている。

【0006】

【課題を解決するための手段】請求項1に記載した発明は、吸着ステージのステージ面に半導体ウェーハの外周部を真空吸着して、この半導体ウェーハを形状検査する工程と、前記吸着ステージのステージ面に半導体ウェーハの中央部を真空吸着して、この半導体ウェーハをウェーハ片面基準で形状検査する工程とを備えたウェーハ形状検査方法である。ここでいう吸着ステージとは、負圧力によって、半導体ウェーハをステージ面に真空吸着可能なステージを意味する。この吸着ステージの形状、大きさなどは限定されない。例えば、これらの吸着ステージと半導体ウェーハとは同じ直径であってもよいし、この半導体ウェーハよりも小径または大径なステージでもよい。半導体ウェーハの種類は限定されない。例えば、シリコンウェーハ、ガリウム砒素ウェーハなどが挙げられる。

【0007】吸着ステージに真空吸着される半導体ウェーハの面は、ウェーハ表面でもよいし、ウェーハ裏面でもよい。ただし、通常はウェーハの裏面である。半導体ウェーハをフリーな姿勢でステージ面に真空吸着する（以下、仮止めという場合がある）際の負圧力は限定されない。ただし、通常は2～20Pa、好ましくは5～

10 Paである。この仮止め時には、例えばウェーハ中心位置を中心としたウェーハ周方向へ向かう所定角度ごとのウェーハ外周部の部分をスポット的に真空吸着してもよい。また、ウェーハ中心位置を中心とした仮想円に沿ったウェーハ外周部の部分を真空吸着してもよい。この仮止め時、ウェーハ外縁からウェーハ中心に向かって2~10mmの範囲を吸着範囲とした方が好ましい。

【0008】このように、半導体ウェーハの外周部をステージ面に真空吸着することで、ステージ面に半導体ウェーハが、この吸着ステージの吸着力にほとんど束縛されないフリーの姿勢に近い状態で仮止めされる。こうすれば、吸着ステージの振動などの影響をほとんど受けずに半導体ウェーハの形状検査を行うことができる。なお、ここでいう半導体ウェーハの形状検査とは、例えばウェーハ表面の平坦度検査、ウェーハの反りを測定するワープ検査、ウェーハ表面の微小凹凸を測定する検査、ウェーハの外周部形状の検査などを意味する。このうち、ウェーハを仮止め状態で検査するものとしては、微小凹凸検査、ウェーハ外周部形状検査が挙げられる。もちろん、これらには限定されない。また、ウェーハ形状検査用の検査装置も限定されない。例えば、請求項3の光源、集光レンズ、撮像部、画像解析部を具備した検査装置などが挙げられる。

【0009】請求項2に記載の発明は、半導体ウェーハが真空吸着されるステージ面を有する吸着ステージと、前記ステージ面に載置された半導体ウェーハの外周部を真空吸着して、この半導体ウェーハをステージ面に保持する外周部吸着手段と、前記ステージ面に載置された半導体ウェーハの中央部を、このステージ面に真空吸着する中央部吸着手段と、半導体ウェーハの形状を検査する検査手段とを備えたウェーハ形状検査装置である。中央部吸着手段および外周部吸着手段には、例えば、各種の負圧発生装置を採用することができる。これらの中央部吸着手段および外周部吸着手段は、それぞれ別個の負圧発生装置を具備してもよい。また、1台の負圧発生装置を兼用してもよい。兼用の場合は、一般的に切り換え弁を操作してウェーハの中央部を真空吸着したり、ウェーハの外周部を真空吸着したりすることになる。また、検査手段としては、例えばウェーハ表面の微小凹凸検査などの検査種目に合わせて、多種の検査装置の中から選択して使用することができる。

【0010】請求項3に記載の発明は、前記検査手段が、半導体ウェーハに照射される光の光源と、半導体ウェーハから反射した光を集める集光レンズと、該集光レンズによって集められた光をとりこみ、それを画像信号に変換する撮像部と、該撮像部からの画像信号を画像解析する画像解析部とを有している請求項2に記載のウェーハ形状検査装置である。光源の種類は限定されない。例えば、蛍光ランプなどが挙げられる。集光レンズには、例えば凸レンズなどを採用することができる。撮像

部の種類も限定されない。例えば、CCDイメージセンサ、MOSイメージセンサなどの固体イメージセンサ付きのカメラを採用することができる。また、画像解析部には、例えばパソコンを採用することができる。この撮像部は半導体ウェーハの側方に配置した方が、簡単に三次元的なウェーハ画像が得られて好ましい。

【0011】

【作用】請求項1および請求項2の発明によれば、吸着ステージのステージ面に半導体ウェーハの外周部を真空吸着して、ウェーハを仮止めする。その後、ウェーハの形状検査、具体的には例えばウェーハの表面に現れた微小凹凸の検査、ウェーハ外周部形状の検査などを行う。このように、半導体ウェーハをステージ面に仮止めして検査するので、吸着ステージから伝わってくる振動の影響をほとんど受けずに、ウェーハをフリーな姿勢に近い状態で検査することができる。これにより、高い検査精度で半導体ウェーハの形状を三次元的に定量評価することができる。また、ウェーハ片面基準の検査時には、まずステージ面に半導体ウェーハの中央部を真空吸着する。これにより、略半導体ウェーハの片面全体が吸着ステージに密着する。その後、この状態を保って、検査手段によりウェーハ片面基準（通常は裏面基準）の形状検査、例えばウェーハ表面の平坦度検査およびワープ検査などを行う。

【0012】特に、請求項2の発明では、このように半導体ウェーハを真空吸着する手段として、半導体ウェーハを部分的に真空吸着する中央部吸着手段と外周部吸着手段とを採用したので、1台の形状検査装置によって、通常のウェーハ裏面基準の検査と、次世代デバイスプロセスに対応可能なウェーハ仮止め状態での検査とを行うことができる。その結果、設備コストの低減および検査時間の短縮が図れる。

【0013】また、請求項3の発明によれば、半導体ウェーハに反射した光を集光レンズで集光し、それを撮像部にとりこんで画像信号に変換し、その後、これを画像解析部により画像解析する。これにより、さらに高い検査精度で半導体ウェーハの形状を三次元的に定量評価することができる。

【0014】

【発明の実施の形態】以下、この発明の実施例に係るウェーハ形状検査方法およびその装置を説明する。まず、第1の実施例を説明する。図1は、この発明の第1の実施例に係るウェーハ形状検査装置の吸着ステージの概略縦断面図である。図2は、この発明の第1の実施例に係るウェーハ形状検査装置の全体図である。図3は、この発明の第1の実施例に係るウェーハ形状検査装置の吸着ステージの概略平面図である。図4(a)は、この発明の第1の実施例に係る仮止め検査により得られた三次元的な半導体ウェーハの斜視図である。図4(b)は、この発明の第1の実施例に係る仮止め検査中の要部拡大断

面図である。図4(c)は、この発明の第1の実施例に係る裏面基準検査により得られた三次元的な半導体ウェーハの斜視図である。図4(d)は、この発明の第1の実施例に係る裏面基準検査中の半導体ウェーハの要部拡大断面図である。

【0015】図2において、10はこの発明の第1の実施例に係るウェーハ形状検査装置であり、このウェーハ形状検査装置10は、主に、シリコンウェーハ（半導体ウェーハ）Wが真空吸着されるステージ面を有する真空チャック盤（吸着ステージ）11と、この真空チャック盤11上に載置されたシリコンウェーハWの中央部を、ステージ面に真空吸着する第1の真空ポンプ（中央部吸着手段）P1と、このステージ面に載置されたシリコンウェーハWの外周部を真空吸着して、シリコンウェーハWをステージ面上に保持する第2の真空ポンプ（外周部吸着手段）P2と、シリコンウェーハWの形状を検査する検査手段12とを備えている。以下、これらの構成体を詳細に説明する。

【0016】図1および図3に示すように、真空チャック盤11は、主に、平面視して円形のベース板13と、このベース板13上に固着された同じく平面視して円形の吸着板14とを有している。なお、両板13、14は、略同じ半径を有している。ベース板13の上面の外周部を除いた全域には、平面視して円形の凹部が形成されている。この凹部は、吸着板14の下面との間で区画されて円形負圧ポート15となる。この円形負圧ポート15は、連通管16Aを介して、第1の真空ポンプP1と連通されている。連通管16Aの途中には、レギュレータ17Aが連結されている。

【0017】また、このベース板13の上面の外周部には、環状の深溝が刻設されている。この深溝は、吸着板14の下面との間で区画されて環状負圧ポート18となる。環状負圧ポート18は、連通管16Bを介して、第2の真空ポンプP2と連通されている。連通管16Bの途中には、レギュレータ17Bが連結されている。前記吸着板14は、厚肉でポーラスなセラミック製の円板である。この吸着板14の上面の外周部には、環状の外周枠14aが突設されている。この外周枠14aには上下両面を貫通して、環状負圧ポート18と連通した環状の外周吸引孔14bが穿設されている。吸着板14の上面には、吸着板14と中心を同じくした半径が異なる3つの仮想同心円に沿って、シリコンウェーハWを下方から支持する細い3本の環状支持枠14cが突設されている。また、各環状支持枠14cと外周枠14aとは、平面視して十字形状を有する十字支持枠14dによって一体的に連結されている。さらに、この吸着板14の、各環状支持枠14cの間および最外周の環状支持枠14cと外周枠14aとの間には、吸着板14の上下両面を貫通して、多数個の中央吸引孔14eが穿設されている。なお、これらの外周枠14aと、環状支持枠14cと、

十字支持枠14dとは、それぞれ同じ高さに揃えられている。これらの枠14a、14c、14dの上端を含む水平面が、真空チャック盤11のステージ面となっている。

【0018】次に、図2を参照して、前記検査手段12を詳細に説明する。図2に示すように、この検査手段12は、シリコンウェーハWに照射される光の光源19と、シリコンウェーハWから反射した光を集める凸形状の集光レンズ20と、この集光レンズ20によって集められた光をとりこみ、それを画像信号に変換するCCDカメラ（撮像部）21と、このCCDカメラ21からの画像信号を画像解析するパソコン22に内蔵された画像解析部（図示せず）とを有している。なお、光源19は、真空チャック盤11に真空吸着されたシリコンウェーハWの略真上に配置されている。また、CCDカメラ21は、シリコンウェーハWの側部上方に配置されている。シリコンウェーハWを斜め上方から撮影することで、立体的な画像が得やすい。

【0019】次に、図4を参照して、このウェーハ形状検査装置10を用いたシリコンウェーハWの形状検査方法を説明する。まず、ウェーハ表面の微小凹凸およびウェーハ外周部形状の検査方法を説明する。図4(b)に示すように、真空チャック盤11のステージ面にシリコンウェーハWの外周部を真空吸着して、これを仮止めする。具体的には、第2の真空ポンプP2を作動させて環状負圧ポート18が負圧化し、これにより、環状の外周吸引孔14bを通して、シリコンウェーハWの外周部だけがステージ面に真空吸着される。仮止めにより、シリコンウェーハWはフリーな姿勢に近い状態で吸着板14のステージ面に保持される。

【0020】次に、この状態を保持して、光源19からの光をシリコンウェーハWの表面に照射する。その反射光は集光レンズ20によって集光され、シリコンウェーハWの斜め上方に配置されたCCDカメラ21にとりこまれる。その後、光はCCDカメラ21の内部で画像信号に変換され、画像信号はパソコン22に内蔵された画像解析部により画像解析される。その結果、図4(a)に示すような、ウェーハ外周部がウェーハ表面側に反ったこのウェーハWの等高線画像が得られる。その後、この画像に基づいて、シリコンウェーハWの表面の微小凹凸の検査およびウェーハ外周部形状の検査を行う。

【0021】次に、シリコンウェーハWの裏面を基準とした形状検査を説明する。この検査は、ステージ面にシリコンウェーハWの中央部を真空吸着して行われる。具体的には、まず第2の真空ポンプP2の作動を停止し、第1の真空ポンプP1を作動させる。このポンプP1の作動によって円形負圧ポート15が負圧化し、多数個の中央吸引孔14eを介して、3本の環状支持枠14c間の各隙間、および、最外周の環状支持枠14cと外周枠14aとの隙間がそれぞれ負圧化する。その負圧力によ

って、略シリコンウェーハWの裏面全体が真空チャック盤11に密着する(図4(d))。それから、この状態を保って、検査手段12により、ウェーハ表面が平坦なウェーハ裏面基準のシリコンウェーハWの等高線画像を得る(図4(c))。その後、この画像に基づいて、ウェーハ裏面基準の形状検査、例えばウェーハ表面の平坦度の検査やワープの検査などを行う。

【0022】このように、シリコンウェーハWをステージ面に仮止めして検査するので、真空チャック盤11から伝わるさまざまな振動などによるシリコンウェーハWのステージ面上での動きを規制し、シリコンウェーハWをフリーな姿勢に近い状態で形状検査することができ、このため、従来の魔鏡法などを採用した平面的な検査に比べて、高い検査精度で、これらのウェーハ表面の微小凹凸、ウェーハ外周部形状を三次元的に定量評価することができる。また、ウェーハ形状検査装置10には、ウェーハ中央部を真空吸着する第1の真空ポンプP1と、ウェーハ外周部を真空吸着する第2の真空ポンプP2とが搭載されているので、1台のウェーハ形状検査装置10によって、通常のウェーハ裏面基準の検査と、次世代デバイスプロセスに対応可能なウェーハ仮止め状態での検査とを行うことができる。これにより、設備コストの低減および検査時間の短縮が図れる。さらに、このようにシリコンウェーハWに反射した光を集光レンズ20で集光し、これをCCDカメラ21にとりこんで画像信号に変換した後、パソコン22の画像解析部によって画像解析するようにしたので、さらに高い検査精度でシリコンウェーハWの形状を三次元的に定量評価することができる。

【0023】次に、図5および図6に基づいて、この発明の第2の実施例に係るウェーハ形状検査方法およびその装置を説明する。図5は、この発明の第2の実施例に係るウェーハ形状検査装置の吸着ステージの概略平面図である。図6(a)は、この発明の第2の実施例に係る仮止め検査中の要部拡大断面図である。図6(b)は、この発明の第2の実施例に係る裏面基準検査中の半導体ウェーハの要部拡大断面図である。図5および図6に示すように、この第2の実施例に係るウェーハ形状検査装置30は、第1の実施例の真空チャック盤11とは異なるウェーハ吸着構造を有する真空チャック盤11Aを採用した例である。

【0024】すなわち、図5に示すように、この第2の実施例のウェーハ形状検査装置30の特長は、吸着板14Aとして、第1の実施例の環状支持棒14cおよび十字支持棒14dの代わりに、シリコンウェーハWを裏面側から支持する多数本のウェーハ支持ピン14fを、吸着板14Aの上面に散在させた点である。ウェーハ裏面基準による検査時、シリコンウェーハWは、これらのウェーハ支持ピン14fによって下方から支持される。その他の構成、作用、効果は、第1の実施例から推測でき

る範囲であるので、説明を省略する。

【0025】次に、図7および図8に基づいて、この発明の第3の実施例に係るウェーハ形状検査方法およびその装置を説明する。図7は、この発明の第3の実施例に係るウェーハ形状検査装置の吸着ステージの概略縦断面図である。図8は、この発明の第3の実施例に係るウェーハ形状検査装置の吸着ステージの概略平面図である。図7および図8に示すように、この第3の実施例に係るウェーハ形状検査装置40は、第1の実施例および第2の実施例の真空チャック盤11とは異なるウェーハ吸着構造を有する真空チャック盤11Bを採用した例である。以下、この真空チャック盤11Bの構造の特長を説明する。ベース板13Aの上面の外周部には、120度ごとに3つの深溝が刻設され、これらの深溝は、吸着板14Bの下面との間で区画されて3つの穴状負圧ポート18Aとなる。各穴状負圧ポート18Aは、平面視してV字配置されたV字連通路18Bによって連通されている。そして、各穴状負圧ポート18Aは、連通管16Bを介して、第2の真空ポンプP2と連通されている。

【0026】吸着板14Bの上面の外縁には、外縁棒14gが周設されている。吸着板14Bの上面の略全域には、シリコンウェーハWを裏面側から支持する多数本のウェーハ支持ピン14hが、吸着板14Bの上面に散在されている。なお、これらのウェーハ支持ピン14hは、第2の実施例のウェーハ支持ピン14fに比べて、先端部が丸みをおびている。また、吸着板14Bの上面の外周部には、前記各穴状負圧ポート18Aの真上に、3本の円筒形状の吸着突起14iが突設されている。各吸着突起14iには、上下両面を貫通して、穴状負圧ポート18Aと連通した吸引孔14jが穿設されている。ウェーハ仮止め時、第2の真空ポンプP2を作動させることで、穴状負圧ポート18A、吸引孔14jを介して、シリコンウェーハWが三角配置された3本の吸着突起14iの上面に吸着支持される。このように、ウェーハ外周部を裏面側から3点支持することで、シリコンウェーハWをよりフリーに近い状態で保持することができる。その結果、ウェーハ形状検査の精度をさらに高めることができる。その他の構成、作用、効果は、第1の実施例から推測できる範囲であるので、説明を省略する。

【0027】ここで、図9に基づいて、この発明のウェーハ形状検査方法と従来のウェーハ形状検査方法により得られた検査方法別のウェーハ検査画像を比較する。図9は、この発明法および従来法によって得られたウェーハ検査画像の検査方法別の対比表である。従来法としては、山下電装社製のウェーハ検査装置(YIS-200SP)による魔鏡検査と、エステック社製のウェーハ検査装置(商品名ADE WIS-CR83 SQM)によるナノトポグラフィ検査と、エステック社製のウェーハ検査装置(商品名ADE 9900)によるワープ検査とを採用している。このうち、フリーに近い姿勢での

ウェーハ形状検査は、魔鏡検査、ナノトポグラフィ検査およびこの発明の検査について行った。また、ウェーハ裏面基準の形状検査は、魔鏡検査、ワーブ検査およびこの発明の検査について行った。なお、この発明による検査は、ADE WIS-CR83 SQMによるウェーハ表面の平坦度検査と同等レベルの検査とする。図9の表から明らかなように、従来の各検査方法では平面的な定性検査であったのに対して、この発明の検査は、ウェーハを高い検査精度で三次元的に定量評価することができた。

【0028】

【発明の効果】請求項1および請求項2の発明によれば、このように半導体ウェーハを吸着ステージのステージ面に仮止めするので、半導体ウェーハをフリーな姿勢に近い状態で形状検査することができる。その結果、高い検査精度で、半導体ウェーハの形状を三次元的に定量評価することができる。しかも、従来どおりに半導体ウェーハの片面（裏面）を基準とした各種の形状検査も行うことができる。このうち、請求項2の発明によれば、1台の形状検査装置を使用して、通常のウェーハ片面基準の検査と、次世代デバイスプロセスに対応可能なウェーハ仮止め状態での検査とを行うことができる。その結果、設備コストの低減および検査時間の短縮が図れる。

【0029】特に、請求項3の発明によれば、検査手段として、半導体ウェーハに反射した光を集光レンズで集光し、それを撮像部にとりこんで画像信号に変換した後、これを画像解析部により画像解析するという装置を採用したので、より高い検査精度で半導体ウェーハの形状を三次元的に定量評価することができる。

【図面の簡単な説明】

【図1】この発明の第1の実施例に係るウェーハ形状検査装置の吸着ステージの概略縦断面図である。

【図2】この発明の第1の実施例に係るウェーハ形状検査装置の全体図である。

【図3】この発明の第1の実施例に係るウェーハ形状検査

* 査装置の吸着ステージの概略平面図である。

【図4】(a)は、この発明の第1の実施例に係る仮止め検査により得られた三次元的な半導体ウェーハの斜視図である。(b)は、この発明の第1の実施例に係る仮止め検査中の要部拡大断面図である。(c)は、この発明の第1の実施例に係る裏面基準検査により得られた三次元的な半導体ウェーハの斜視図である。(d)は、この発明の第1の実施例に係る裏面基準検査中の半導体ウェーハの要部拡大断面図である。

10 【図5】この発明の第2の実施例に係るウェーハ形状検査装置の吸着ステージの概略平面図である。

【図6】(a)は、この発明の第2の実施例に係る仮止め検査中の半導体ウェーハの要部拡大断面図である。

(b)は、この発明の第2の実施例に係る裏面基準検査中の半導体ウェーハの要部拡大断面図である。

【図7】この発明の第3の実施例に係るウェーハ形状検査装置の吸着ステージの概略縦断面図である。

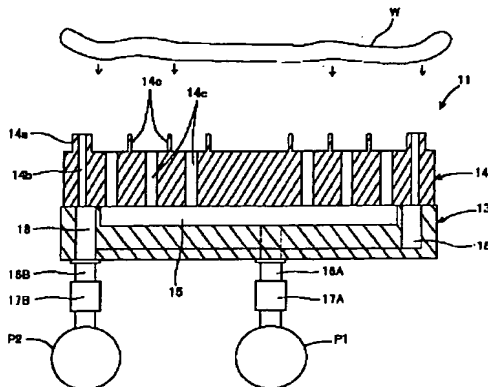
【図8】この発明の第3の実施例に係るウェーハ形状検査装置の吸着ステージの概略平面図である。

20 【図9】この発明法および従来法によって得られたウェーハ検査画像の検査方法別の対比表である。

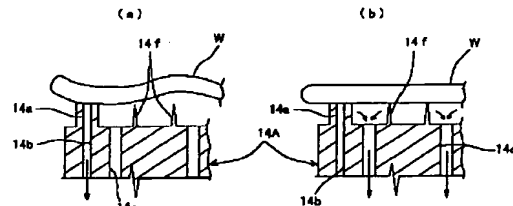
【符号の説明】

- 10, 30, 40 ウェーハ形状検査装置、
- 11, 11A, 11B 真空チャック盤（吸着ステージ）、
- 12 検査手段、
- 13, 13A ベース板、
- 14, 14A, 14B 吸着板、
- 19 光源、
- 30 20 集光レンズ、
- 21 CCDカメラ（撮像部）、
- 22 パソコン（画像解析部）、
- P1 第1の真空ポンプ（中央部吸着手段）、
- P2 第2の真空ポンプ（外周部吸着手段）、
- W シリコンウェーハ（半導体ウェーハ）。

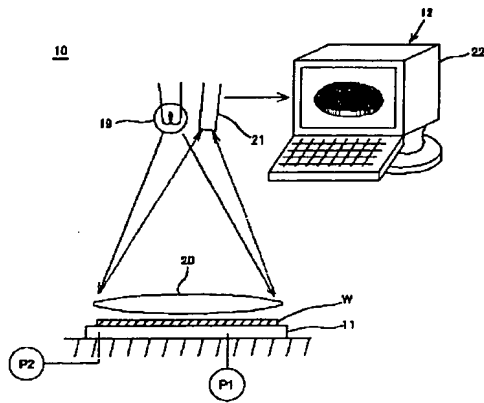
【図1】



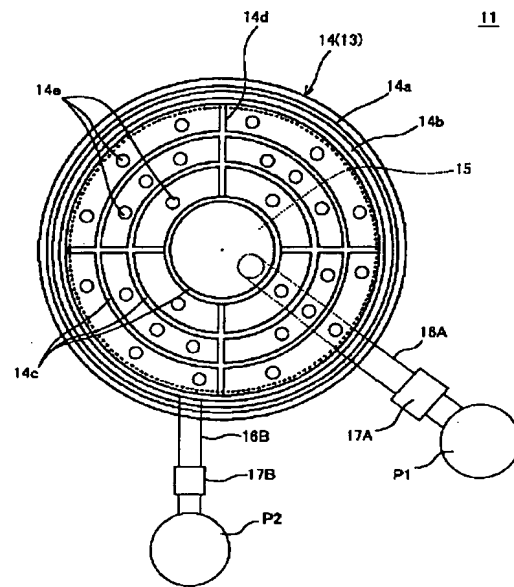
【図6】



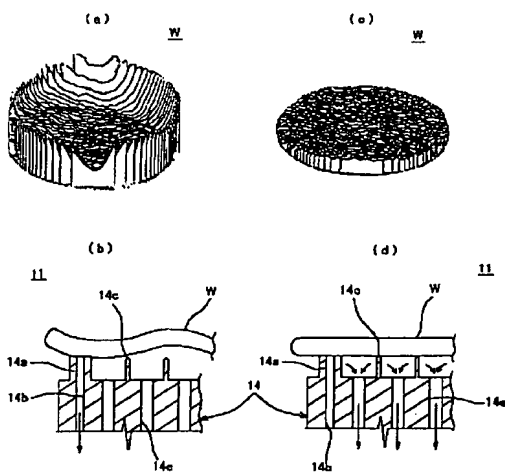
【図2】



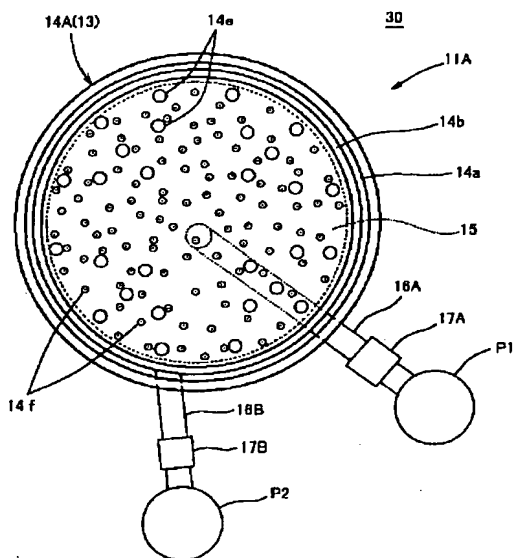
【図3】



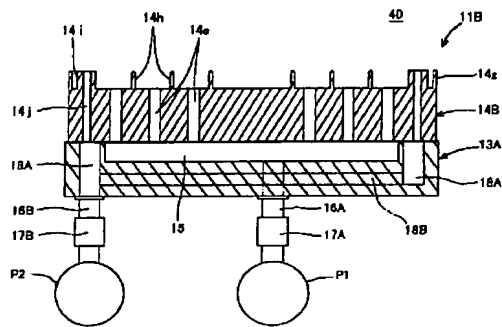
【図4】




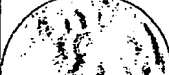


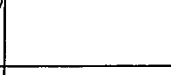

【図5】



【圖 7】



【圖9】

	魔鏡検査	Nanotopology検査 ADE WIS-CR83 SQM	ワープ検査 ADE8900	本発明
フリーな姿勢の形状				
裏面基準の形状				
				ADE平坦度測定と同等レベル

フロントページの続き

F ターム(参考)

2F065	AA47	AA51	CC19	DD06	FF01
	FF04	GG03	JJ03	JJ08	JJ26
	PP11	QQ31	SS02	SS13	UU04
2F069	AA54	BB15	GG04	MM03	
2G051	AA51	AB07	CA04	CB01	
4M106	AA01	CA24	CA38	CA47	DR04
	DB07	DJ02	DJ20		